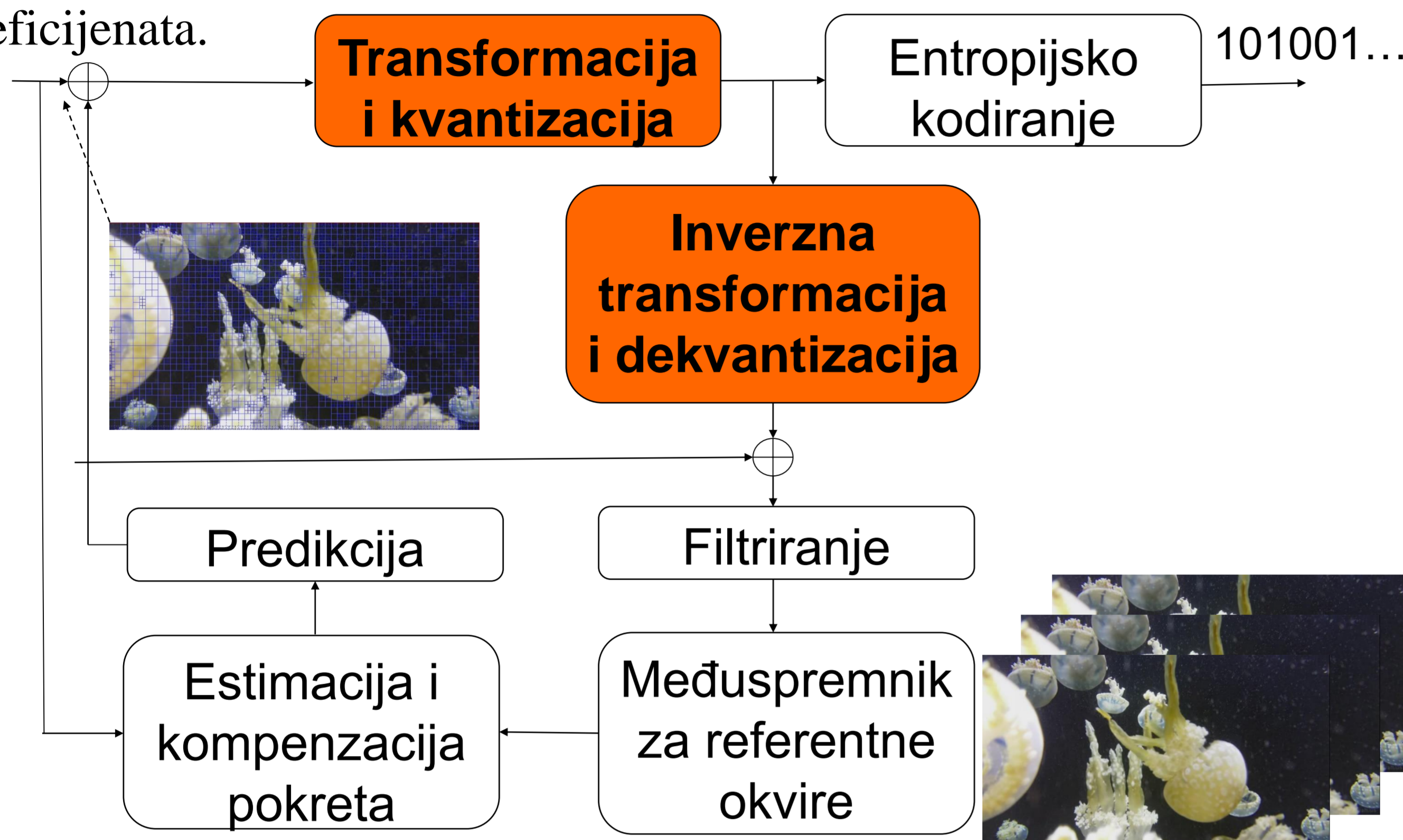


1. Uvod

Transformacijski i kvantizacijski računski blokovi su dio sustava za kompresiju video signala. Svrha transformacije u frekvencijsku domenu je dekorelacija ulaznog signala dok se kvantizacijom postiže smanjenje dinamičkog raspona dobivenih transformacijskih koeficijenata.



Ovisno o video aplikaciji ove operacije rezultiraju zapisom videa s manjim brojem bitova ili bržim prijenosom za istu količinu informacija. Najnoviji standard za kompresiju videa H.265/HEVCs kao i njegovi prethodnici koriste diskretnu kosinusnu transformaciju (DCT) zbog korisnih svojstava za kompresijsku učinkovitost i jednostavnost programske i sklopovske izvedbe.

2. Opis problema

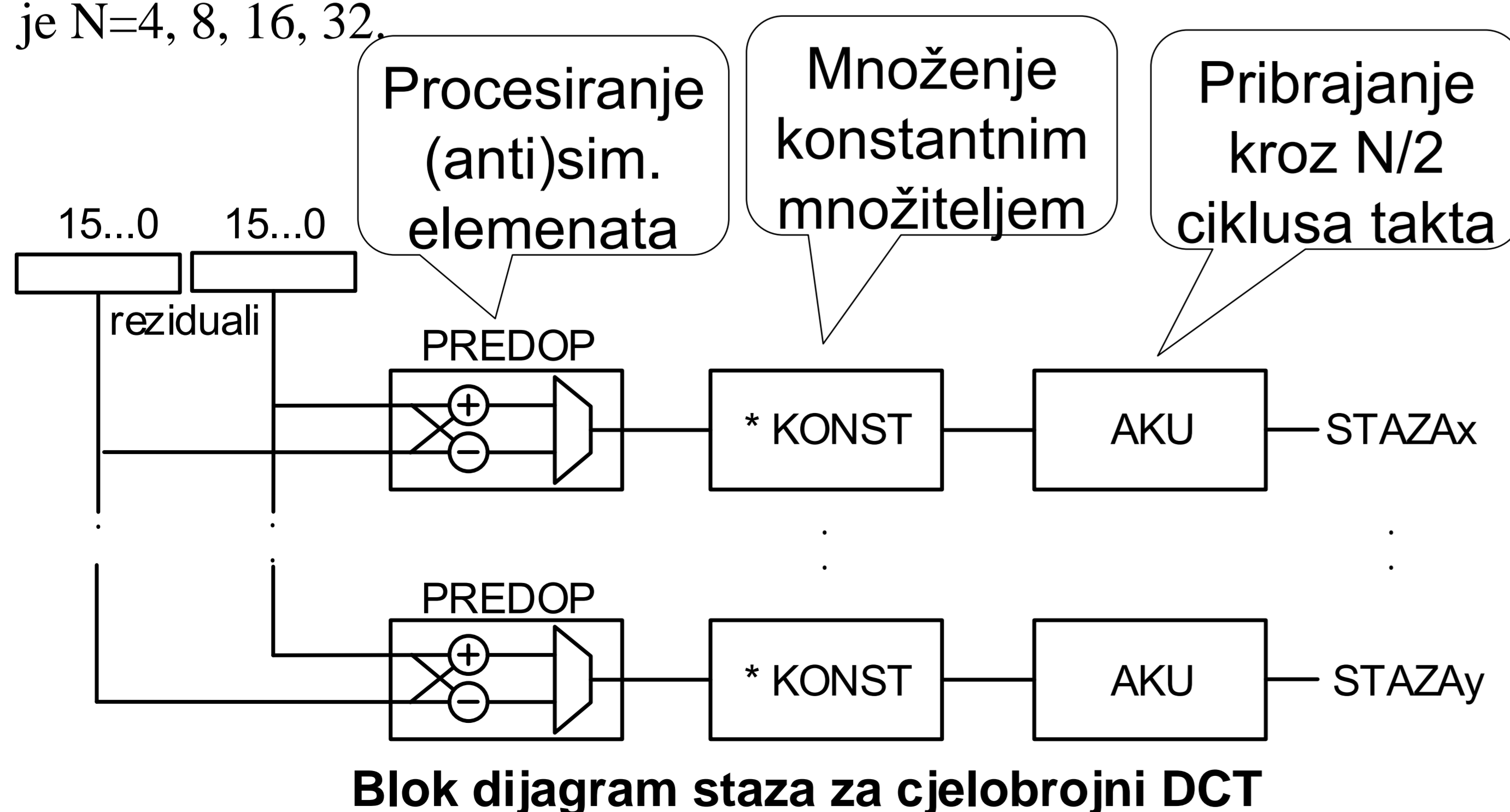
Heterogena višeprocorska računala su odgovor na sve veće zahtjeve na obradu podataka. Kompresija video signala uključuje istovremenu obradu velike količine podataka, izvođenje računalno zahtjevnih funkcija (transformacija, entropijsko kodiranje, predikcija, optimiranje brzine prijenosa s obzirom na distorziju...) a sve to nekad i u stvarnom vremenu. DCT kao jedna od najzahtjevnijih funkcije realizirat će se u FPGA tehnologiji. Cilj istraživanja je projektiranje programske i sklopovske izvedbe funkcije uz optimizaciju utroška sklopovskih resursa pri čemu se zadržavaju performanse (propusnost, potrošnja energije)

3. Metodologija za sklopovsku izvedbu uz ograničenu propusnost memorije

Jednadžba za cjelobrojnu HEVC 2D DCT transformaciju se preoblikuje koristeći svojstva operatora transponiranja i mapira na optimalan način na elemente programabilnog sklopa

$$Y = D * X * D' = (D * (D * X)')'$$

Y je matrica transformacijskih koeficijenata, X matrica reziduala, a D transformacijska matrica cjelobrojnog DCT-a za dimenzije NxN gdje je N=4, 8, 16, 32.



Iz jednadžbe je vidljivo da su u oba matrična množenja bazni vektori matrice D množenici što se može iskoristiti u projektiranju 2D DCT sklopa tako da se 1D DCT sklop, odgovoran za unutarnji umnožak ponovo iskoristi za vanjski umnožak.

4. Rezultati

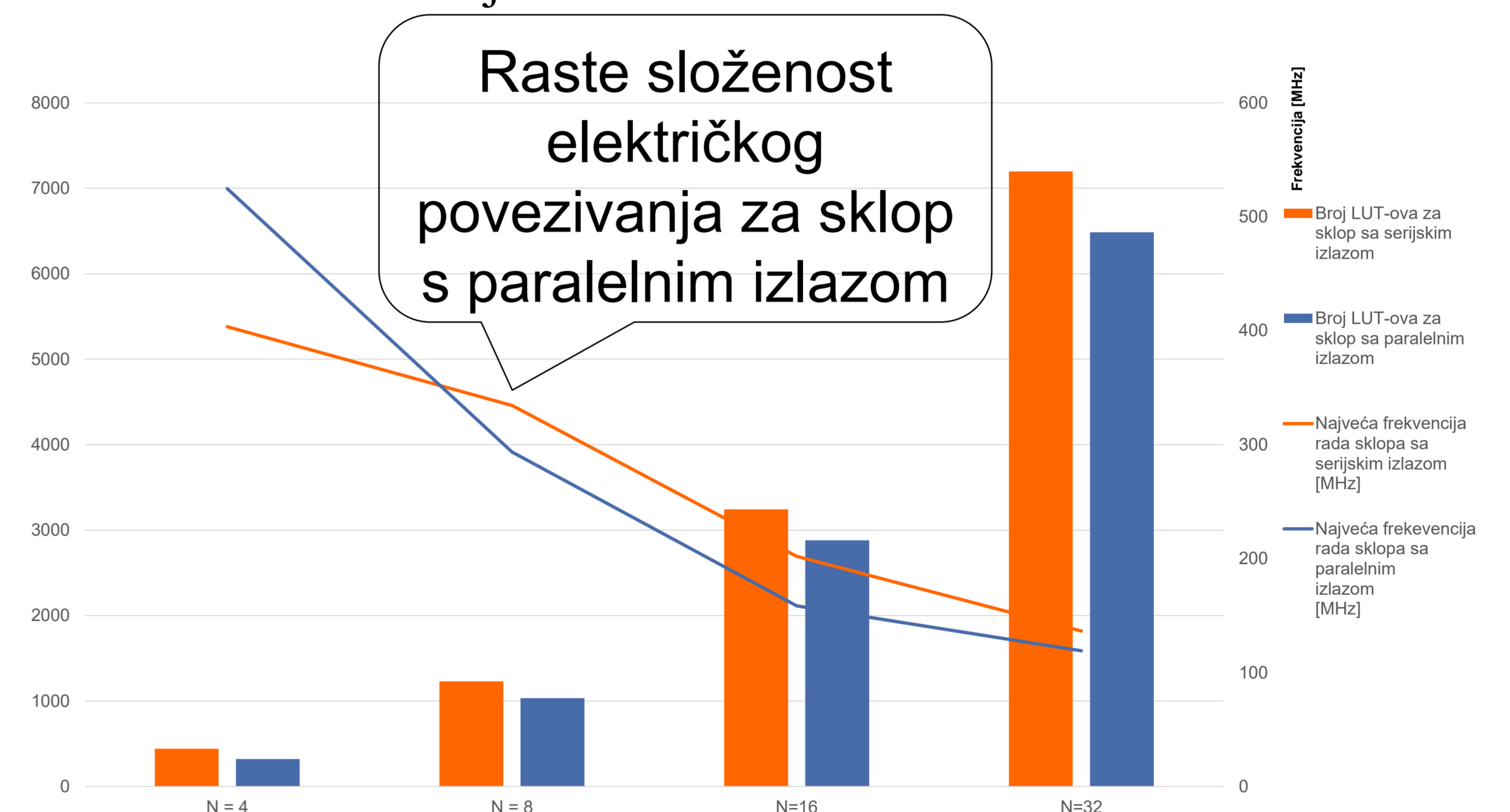
Zbog svojstava (anti)simetričnosti, malog broja jedinstvenih elemenata i toga što je svaka matrica D jedne dimenzije podskup matrice veće dimenzije moguće su uštede u korištenju sklopovskih resursa u usporedbi s direktnom izvedbom matričnog množenja.

Računska složenost cjelobrojne 1D DCT operacije s direktnom izvedbom matričnog množenja i izvedbe temeljene na sklopu za množenje konstantom s multipleksorima

N	Direktna izvedba matričnog množenja			Algoritam temeljen na sklopu za množenje s konstantama		
	Množilo	Zbrajalo	Pomak	Zbrajalo	Pomak	Multipleksor
4	4	8	2	14	10	2
8	20	28	2	50	30	18
16	84	100	2	186	86	50
32	340	372	2	682	278	112

Veliko kašnjenje, površina realizacije i potrošnja energije

S obzirom na metodu prosljeđivanja transformacijskih koeficijenata na izlaz predloženi sklop je izveden u dvije varijante, serijsku i paralelnu, te je provedena usporedba rezultata, korištenih prozivnih tablica (LUT) i maksimalne frekvencije rada.



Rezultati izvedbe dvije različite varijante predložene arhitekture na sklopu FPGA iz obitelji Xilinx Virtex 7

Isključenjem jedinice za serijalizaciju postižu se uštede u broju korištenih LUT-ova. Najveća frekvencija rada sklopa je manja za paralelnu konfiguraciju za $N \geq 4$ zbog većeg kašnjenja na podatkovnim linijama uslijed složenijeg električkog povezivanja koje je potrebno za sklop s paralelnim izlazom.

5. Zaključak

DCT je značajan računski blok unutar današnjih sustava za kompresiju video signala. Predstavljene su dvije varijante arhitekture za cjelobrojnu 1D DCT transformaciju, projektirane za sustave s memorijom ograničene propusnosti koje su upotrebljive za sve veličine bloka reziduala. Izvedene su u FPGA tehnologiji. Dizajn se temelji na pravilnoj strukturi sa stazama. Performanse predložene arhitekture su bolje u odnosu na izvedbu s binarnim množilima.