

Josip Mikulić, mag. eng. el. techn. inf

(josip.mikulic@ams.com)

mentor: prof. dr. sc. Adrijan Barić,

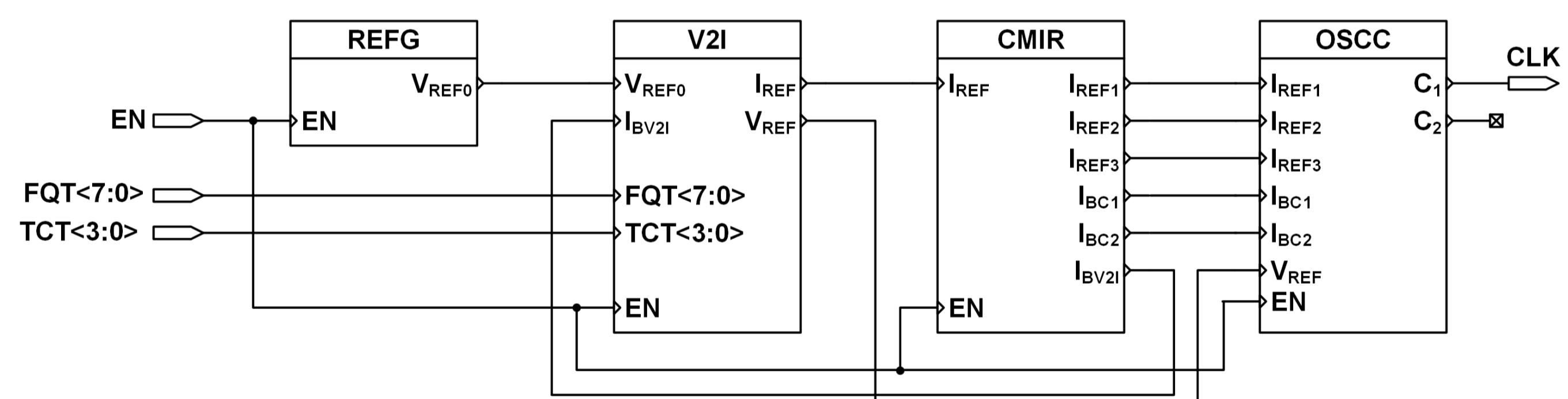
Sveučilište u Zagrebu Fakultet elektrotehnike i računarstva

1. Uvod

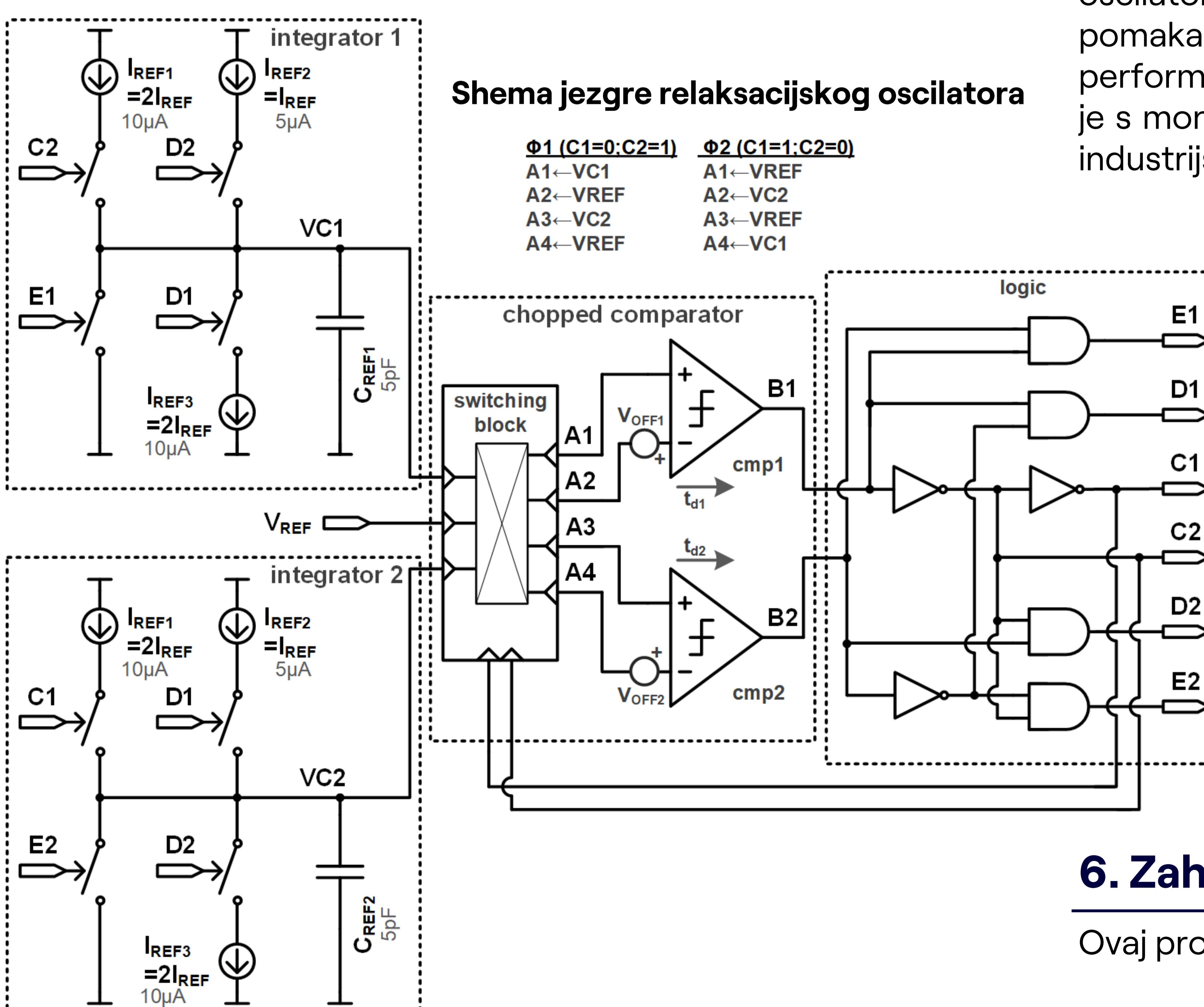
Ubrzani rast tržišta mobilnih i nosivih uređaja sa sobom donosi i zahtjeve za promjenom generatora takta u integriranim čipovima. Oscilatori temeljeni na rezonatoru od kvarcnog kristala godinama su bili standardno rješenje, nudeći odlične performanse (stabilnost frekvencije, fazni šum, potrošnja). Međutim, neprestani zahtjevi za smanjenjem dimenzija i potpunom integracijom kao posljedicu su imali postupno izbacivanje kvarcnih generatora takta i sve širu primjenu relaksacijskih oscilatora čije su prednosti jednostavnost, kompaktnost, izvedivost u raznim tehnologijama, ekstremno niske cijene i mala potrošnja. Ipak, tipično loša preciznost frekvencije (oko 5%) pokazala se kao ograničavajući faktor ovog tipa oscilatora u pojedinim primjenama.

2. Poboljšana arhitektura jezgre oscilatora

Stabilnost frekvencije jezgre relaksacijskog oscilatora prvenstveno je ograničena kašnjenjem i naponom pomaka komparatora. Predložena arhitektura umjesto pilastog napona koristi trokutasti napon, gdje se uzlazni dio signala odnosi na referentno vrijeme. Komparacija referentnog uzlaznog signala izvodi se prvim komparatorom, dok se mjerjenje kašnjenja komparatora izvodi drugim komparatorom prilikom silaznog dijela signala. Mjereni signal privremeno povećava nagib uzlaznog dijela signala u narednoj poluperiodi skraćujući period signala za prethodno izmjerenu vrijednost. Također, polaritet komparatora se mijenja nakon svake poluperiode preklapanjem ulaznih signala dvaju komparatora, u potpunosti kompenzirajući utjecaj pripadajućih napona pomaka.



Blok shema relaksacijskog oscilatora



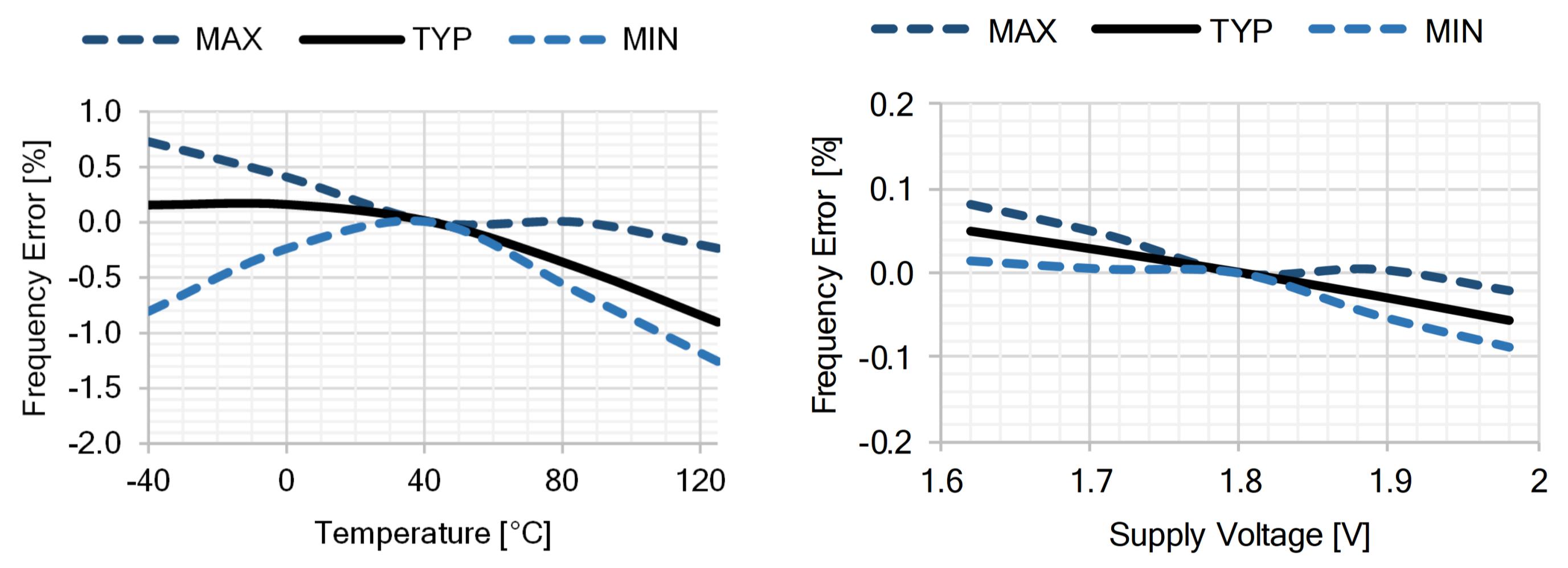
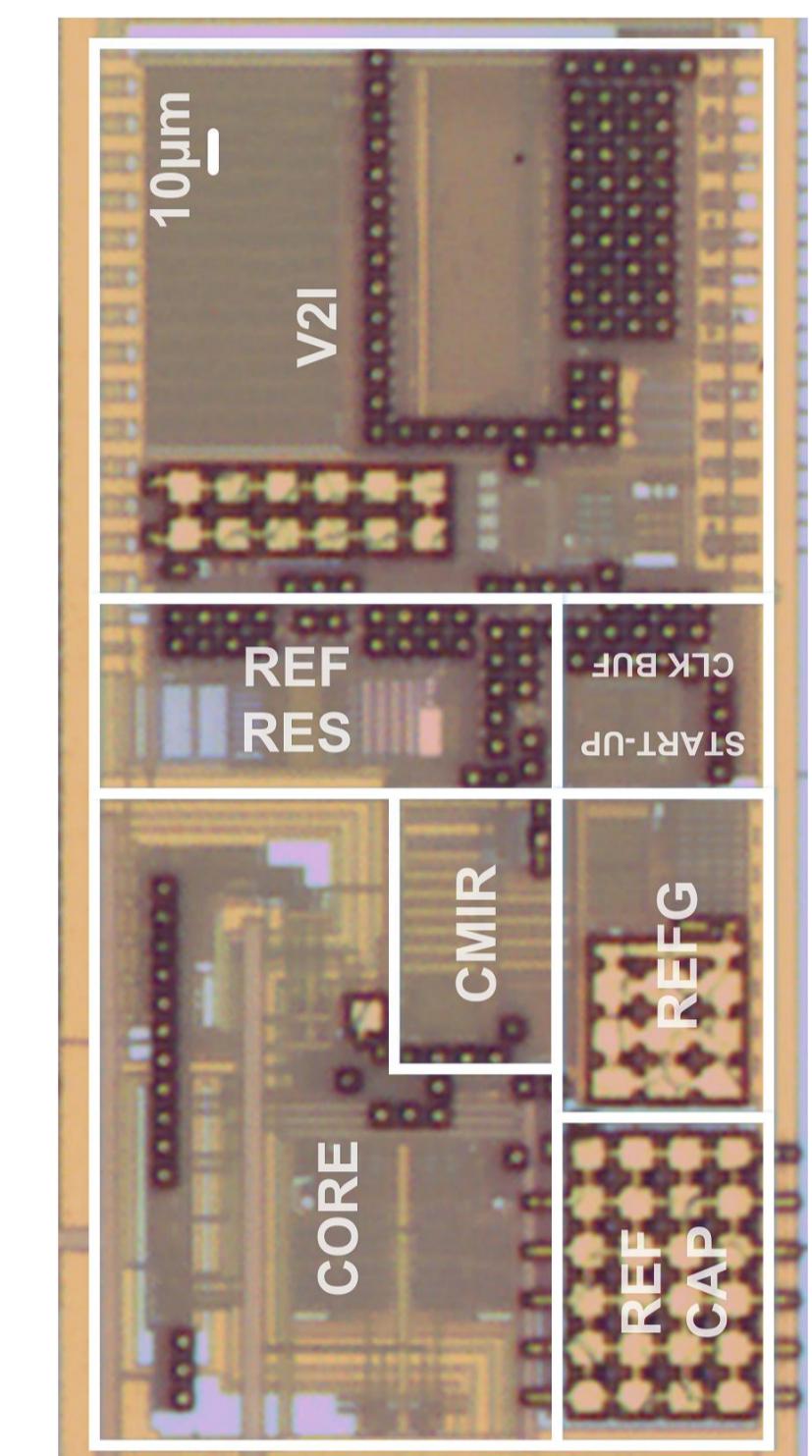
Shema jezgre relaksacijskog oscilatora

3. Rezultati mjerena

Prototip naprednog relaksacijskog oscilatora izведен je u 180 nm tehnologiji (10 primjeraka) te su provedena mjerena stabilnosti frekvencije čipa s promjenama temperature i napona napajanja. Izmjerena greška frekvencije je $\pm 1.0\%$ u rasponu temperature od -40°C do 125°C , dok greška s promjenom napona napajanja od 1,62 V do 1,98 V iznosi $\pm 0.07\%$. Dodatno, simulacije pokazuju da je maksimalni utjecaj jezgre oscilatora s obzirom na promjenu temperature ograničen na svega $\pm 0.13\%$.

Ključni parametri		
Tehnologija	180 nm	
Površina	0,075 mm ²	
Frekvencija	2 MHz	
Potrošnja	176 μW	
Napon	1,8 V	
Varijacija s temperaturom	$\pm 1.0\% / (\pm 0.13\%)^a$ @ $-40 \sim 125^{\circ}\text{C}$	
Varijacija s naponom napajanja	$\pm 0.07\%$ @ 1,62~1,98 V	

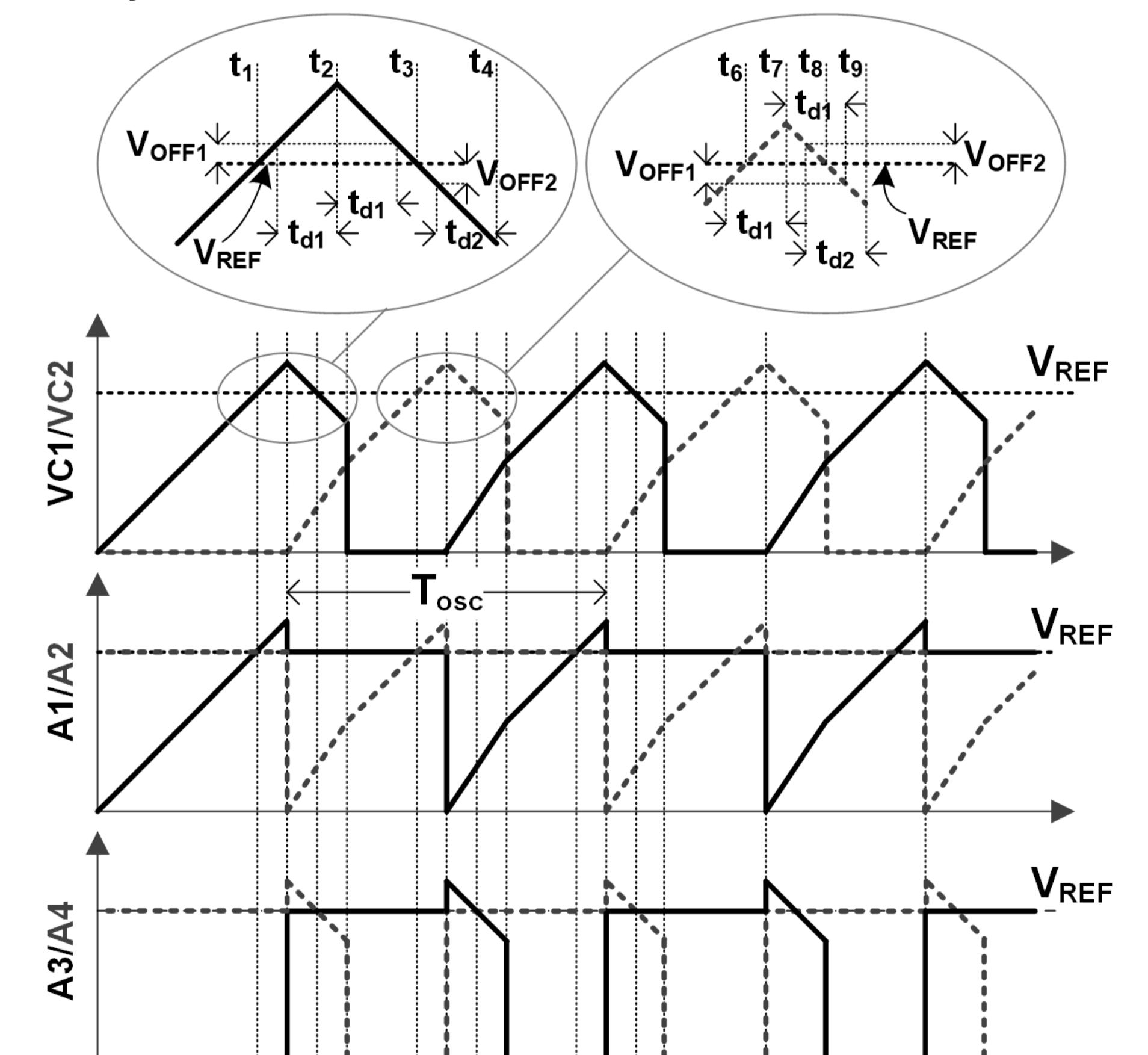
^autjecaj jezgre oscilatora



Mjerenja stabilnosti frekvencije

4. Zaključak

U ovome radu predstavljena je arhitektura relaksacijskog oscilatora s aktivnom kompenzacijom kašnjenja i napona pomaka komparatora, čime je ostvareno značajno poboljšanje performansi. Unaprijeđena arhitektura oscilatora kompatibilna je s monolitskom integracijom i prikladna za primjenu u raznim industrijskim aplikacijama.



6. Zahvala

Ovaj project financira ams AG, Austrija.